

F4

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号  
特開2001-257432  
(P 2 0 0 1 - 2 5 7 4 3 2 A)  
(43) 公開日 平成13年 9月21日 (2001. 9. 21)

(51) Int. Cl. <sup>7</sup>	識別記号	F I	テーマコード* (参考)
H01S 5/343		H01S 5/343	5F041
H01L 21/205		H01L 21/205	5F045
33/00		33/00	C 5F073

審査請求 未請求 請求項の数 8 O L (全18頁)

(21) 出願番号 特願2000-67498 (P 2000-67498)

(22) 出願日 平成12年 3月10日 (2000. 3. 10)

(71) 出願人 000006747

株式会社リコー

東京都大田区中馬込 1丁目 3番 6号

(72) 発明者 岩田 浩和

東京都大田区中馬込 1丁目 3番 6号・株式  
会社リコー内

(74) 代理人 100067873

弁理士 樺山 亨 (外 1名)

最終頁に続く

(54) 【発明の名称】 半導体基板の作製方法および半導体基板および半導体発光素子

(57) 【要約】

【課題】 クラックが無い高品質で大面積のIII族窒化物半導体基板を作製する方法を実現する。

【解決手段】 本発明の半導体基板の作製方法においては、(a) 少なくとも表面がIII-V族化合物である第一の基板 100 を窒化し、このIII-V族化合物のV族元素を窒素に置換してIII族窒化物 101 を形成する工程と、(b) V族元素を窒素に置換することで形成されたII族窒化物 101 上にIII族窒化物半導体 102 を少なくとも一層、結晶成長する工程と、(c) III-V族化合物のV族元素を窒素に置換して形成されたIII族窒化物の領域で、結晶成長したIII族窒化物半導体層 102 を第一の基板 100 から分離する工程と、を含むことを特徴としており、III-V族化合物のV族元素を窒素に置換して形成したIII族窒化物上に、III族窒化物半導体膜を結晶成長するので、クラックが無い、大面積のIII族窒化物半導体基板を作製することができる。

(a-0)  100

(a-1)  101

(b)  102  
101  
100

(c)  102

## 【特許請求の範囲】

【請求項 1】 III族窒化物からなる半導体基板の作製方法において、(a) 少なくとも表面がIII-V族化合物である第一の基板を窒化し、このIII-V族化合物のV族元素を窒素に置換してIII族窒化物を形成する工程と、(b) V族元素を窒素に置換することで形成されたIII族窒化物上にIII族窒化物半導体を少なくとも一層、結晶成長する工程と、(c) III-V族化合物のV族元素を窒素に置換して形成されたIII族窒化物の領域で、結晶成長したIII族窒化物半導体層を第一の基板から分離する工程と、を含むことを特徴とする半導体基板の作製方法。

【請求項 2】 III族窒化物からなる半導体基板の作製方法において、(a) 少なくとも表面がIII-V族化合物である第一の基板を窒化し、このIII-V族化合物のV族元素を窒素に置換してIII族窒化物を形成する工程と、(b) III-V族化合物のV族元素を窒素に置換して形成されたIII族窒化物上に、このIII-V族化合物のV族元素を窒素に置換して形成されたIII族窒化物の表面が露出する領域と、III族窒化物半導体が直接成長しない領域を形成する工程と、(c) V族元素を窒素に置換することで形成されたIII族窒化物上にIII族窒化物半導体を選択的に結晶成長する工程と、(d) 結晶成長を継続し、選択成長した領域から、直接結晶成長しない領域上を横方向に結晶成長させ、隣接したIII族窒化物半導体結晶同士を合体させて、さらに結晶成長を継続し、表面を平坦化し、少なくとも一層のIII族窒化物半導体層を第一の基板上に積層する工程と、(e) III-V族化合物のV族元素を窒素に置換して形成されたIII族窒化物の領域で、結晶成長したIII族窒化物半導体層を第一の基板から分離する工程と、を含むことを特徴とする半導体基板の作製方法。

【請求項 3】 III族窒化物からなる半導体基板の作製方法において、(a) 少なくとも表面がIII-V族化合物である第一の基板上に、このIII-V族化合物の表面が露出する領域と、III族窒化物半導体が直接成長しない領域を形成する工程と、(b) 第一の基板を窒化し、III-V族化合物の表面が露出する領域のIII-V族化合物のV族元素を窒素に置換してIII族窒化物を形成する工程と、(c) V族元素を窒素に置換することで形成されたIII族窒化物上にIII族窒化物半導体を選択的に結晶成長する工程と、(d) 結晶成長を継続し、選択成長した領域から、直接結晶成長しない領域上を横方向に結晶成長させ、隣接したIII族窒化物半導体結晶同士を合体させて、さらに結晶成長を継続し、表面を平坦化し、少なくとも一層のIII族窒化物半導体層を第一の基板上に積層する工程と、(e) III-V族化合物のV族元素を窒素に置換して形成されたIII族窒化物の領域で、結晶成長したIII族窒化物半導体層を第一の基板から分離する工程と、を含むことを特徴とする半導体基板の作製方法。

【請求項 4】 請求項 1 あるいは請求項 2 あるいは請求項 3 記載の半導体基板の作製方法において、第一の基板は、主基板上に少なくとも一層の積層構造が形成されており、この積層構造の最上層が、III-V族化合物である基板であり、主基板とIII族窒化物半導体との熱膨張係数差が、最上層のIII-V族化合物の熱膨張係数差よりも大きいことを特徴とする半導体基板の作製方法。

【請求項 5】 請求項 1 あるいは請求項 2 あるいは請求項 3 あるいは請求項 4 記載の半導体基板の作製方法において、第一の基板は、その表面が(1 1 1)面を主面とするII-V族化合物であることを特徴とする半導体基板の作製方法。

【請求項 6】 請求項 1 あるいは請求項 2 あるいは請求項 3 あるいは請求項 4 あるいは請求項 5 記載の半導体基板の作製方法において、第一の基板は、Si基板上に(1 1 1)面を主面とするGaAs、あるいは(1 1 1)面を主面とするGaPが形成されていることを特徴とする半導体基板の作製方法。

【請求項 7】 III族窒化物からなる半導体基板であって、請求項 1 あるいは請求項 2 あるいは請求項 3 あるいは請求項 4 あるいは請求項 5 あるいは請求項 6 に記載の半導体基板の作製方法で作製されたことを特徴とする半導体基板。

【請求項 8】 請求項 7 記載のIII族窒化物半導体基板上に結晶成長されたIII族窒化物半導体積層構造を用いて作製されたことを特徴とする半導体発光素子。

## 【発明の詳細な説明】

## 【0 0 0 1】

【発明の属する技術分野】本発明はDVD（デジタル・バーサタイル・ディスク）系光ディスクやCD（コンパクト・ディスク）系光ディスク等の記録・再生装置の光ピックアップ用光源等に応用される半導体発光素子に係り、特にその半導体発光素子に用いられるIII族窒化物からなる半導体基板の作製方法、およびその作製方法によって作製されるIII族窒化物半導体基板、およびそのIII族窒化物半導体基板を用いた半導体発光素子に関する。

## 【0 0 0 2】

【従来の技術】従来、青色の発光ダイオード(LED)は赤色や緑色に比べて輝度が小さく実用化に難点があったが、近年、一般式： $\text{InAlGaIn}$ で表されるIII族窒化物化合物半導体において、低温AlNバッファ層、あるいは低温GaInNバッファ層を用いることによる結晶成長技術の向上と、Mgをドーバントした低抵抗のp型半導体層が得られたことにより、高輝度青色LEDが実用化され、さらには、実用化には至らないが室温

で連続発振する半導体レーザが実現された。一般に高品質の半導体層を基板上にエピタキシャル成長させる場合には、基板と半導体層の格子定数や熱膨張係数が、同程度である必要がある。しかし、III族窒化物半導体はこれらを同時に満足する基板が現在世の中には存在しない。

【0003】現在、GaNバルク単結晶を作製する試みは様々な研究機関においてなされているが、未だに数ミリ程度のものしか得られていないのが実状であり、実用化には程遠い状態である。従って、III族窒化物では一般に、サファイア、 $MgAl_2O_4$ スピネル、SiCのようなIII族窒化物半導体と格子定数や、熱膨張係数の大きく異なる異種基板を用い、結晶成長を行い、レーザ素子を作製している。しかるに、異種基板を用いる場合には、結晶欠陥、光共振器端面形成、電極形成、放熱性といった問題が有り、実用的なレーザ素子を作製することは未だに実現されていない。

【0004】以下、これらの問題を簡単に説明する。結晶欠陥に関しては、サファイア、 $MgAl_2O_4$ スピネル、SiCのようなIII族窒化物半導体と格子定数や、熱膨張係数の大きく異なる異種基板を用い、結晶成長を行った場合には、格子不整合により導入される転位密度が $10^8 \sim 10^{10} \text{ cm}^{-2}$ と非常に大きく、また、異種基板とIII族窒化物半導体との熱膨張係数の違いにより、歪みや、クラックが発生するなど、実用的な半導体レーザを作製するための品質を有する結晶成長は困難であった。光共振器端面形成に関しては、異種基板とIII族窒化物半導体のへき開面は必ずしも一致しているわけではないので、従来のAlGaAs系等のレーザのようにへき開法で平行かつ平滑な光共振器端面を形成することは困難であった。従って、III族窒化物では、ドライエッチングを使用して光共振器端面を作製する方法や、あるいは、サファイア等の基板を薄く研磨し、基板をへき開することでIII族窒化物結晶を割るなどの方法を用いて光共振器端面を作製している。

【0005】ドライエッチングを使用して光共振器端面を作製する方法では、作製プロセスにおいて、ドライエッチング用マスクの形成、ドライエッチング、マスク除去等の工程が必要とされ複雑化していた。さらにはIII族窒化物半導体のドライエッチング技術は未だに確立されていないため、形成された共振器ミラーには、縦筋状の凹凸があり、また、テーパー状に形成されるなど、その平滑性、平行性、垂直性は未だに十分ではなかった。また、ドライエッチングで共振器ミラーを形成した場合には、共振器ミラー端面の前方に基板がテラスとして残るため、このテラスによって、光が反射され、ビーム形状が単峰にならなかった。また、サファイア等の基板を薄く研磨し、基板をへき開することでIII族窒化物結晶を割るなどの方法を用いて光共振器端面を形成する方法では、III族窒化物結晶と基板とのへき開面のずれか

ら、光共振器端面には、凹凸が大きく、平滑にはならないので、レーザのしきい値電流の増加を招いていた。

【0006】電極形成に関しては、一般的に使用されているサファイア基板が絶縁性であるため、基板裏面から電極をとることができなかった。そのため電極は素子表面に形成されることになり、従来のAlGaAs系等のレーザのように基板裏面に電極を形成しダイボンディングするような実装ができない上、電極のスペースの分チップ面積が大きくなるといった問題も残っていた。また、n側の電極形成のために、n型層を露出するためのドライエッチングが必要とされるので、レーザ素子作製工程が複雑化していた。放熱性に関しては、一般的に使用されているサファイア基板の熱伝導性の悪さから、高温動作、あるいは、大出力動作では、寿命は極端に短かった。

【0007】以上の問題点を解決すべく、低欠陥密度の高品質GaN厚膜によってGaN基板を作製する技術が幾つか開示されている。例えば特開平10-326912号公報、特開平10-326751号公報、特開平10-312971号公報、特開平11-4048号公報には、異種基板上にマスクを用いてGaNを選択成長し、さらに結晶成長を続けることで、マスクを埋め込み、基板全面に平坦なGaN厚膜を形成する技術が開示されている。図10は特開平10-312971号公報に開示されたGaN厚膜基板の作製方法を示す図である。この作製方法では、まず図10(a)のように、サファイア等の異種基板11に、GaN等のIII-V族化合物半導体12を積層し、その上に、 $SiO_2$ 等からなる数 $\mu\text{m}$ 幅のマスク14を作製し、GaN等のIII-V族化合物半導体を選択成長させる成長領域13を形成する。次に同図(b)のように、成長領域にGaN等のII-V族化合物半導体を選択成長させファセット構造15を作製する。次に同図(c)のように、III-V族化合物半導体15の成長をさらに続けると、ファセットは横方向に成長し、マスク14上を覆う。次に同図(d)のように、さらにIII-V族化合物半導体15の成長を続けると、隣接するIII-V族化合物半導体15は合体し、溝が埋まる。次に同図(e)のように、さらにIII-V族化合物半導体15の成長を続けると、III-V族化合物半導体15表面は平坦化し、基板全面に平坦なII-V族化合物半導体の厚膜が形成される。

【0008】これらの技術によれば、異種基板上に選択成長した部分の結晶層には、基板界面で発生した貫通転位が高密度であるが、マスク上を横方向にラテラル成長した部分では貫通転位の密度は激減し、高品質の結晶となっている。さらにこの上に選択成長とラテラル成長を繰り返すことで、ウエハー全面で、転位の少ない高品質のGaN厚膜を形成することができる。また、この技術によれば、100 $\mu\text{m}$ 以上と厚いGaNを成長しても、熱膨張係数差に起因するクラックが入らないので、異種

基板を除去しても基板として利用できる厚さのGa<sub>0.9</sub>N<sub>0.1</sub>厚膜を成長することができる。そして、光共振器端面、電極形成、放熱性の問題の解決のため、最終的に、異種基板とマスクを除去し、Ga<sub>0.9</sub>N<sub>0.1</sub>基板を形成している。異種基板とマスク材料の除去は、研磨あるいは熱衝撃を利用する方法によっている。

【0009】次に、特開平10-312971号公報、特開平11-4048号公報には、異種基板とマスク材料を除去したGa<sub>0.9</sub>N<sub>0.1</sub>基板上に、レーザ構造を積層して作製したIII族窒化物半導体レーザが開示されている。図11は特開平11-4048号公報に開示された半導体レーザの構成を示す断面図である。図11において、窒化物半導体基板40は、図10に示した工程と同様に、サファイア基板上に選択成長マスクを介してSiをドーピングしたGa<sub>0.9</sub>N<sub>0.1</sub>を厚く成長した後、サファイア基板、選択成長マスクを研磨して除去し、SiドーピングGa<sub>0.9</sub>N<sub>0.1</sub>基板のみとし、作製している。そして、このGa<sub>0.9</sub>N<sub>0.1</sub>基板40の上にレーザ構造となる窒化物半導体層を成長させている。レーザの積層構造は、n型Ga<sub>0.9</sub>N<sub>0.1</sub>より成る第2のバッファ層41、n型In<sub>0.1</sub>Ga<sub>0.9</sub>Nより成るクラック防止層42、n型Al<sub>0.2</sub>Ga<sub>0.8</sub>N/Ga<sub>0.9</sub>N超格子より成るn側クラッド層43、n型Ga<sub>0.9</sub>Nより成るn側光ガイド層44、In<sub>0.05</sub>Ga<sub>0.95</sub>N/In<sub>0.2</sub>Ga<sub>0.8</sub>N多重量子井戸構造の活性層45、p型Al<sub>0.3</sub>Ga<sub>0.7</sub>Nより成るp側キャップ層46、p型Ga<sub>0.9</sub>Nからなるp側光ガイド層47、p型Al<sub>0.2</sub>Ga<sub>0.8</sub>N/Ga<sub>0.9</sub>N超格子より成るp側クラッド層48、p型Ga<sub>0.9</sub>Nからなるp側コンタクト層49を順次積層して形成されている。そして、p側コンタクト層49、p側クラッド層48の一部をドライエッチングして、幅4μmのリッジストライプを形成する。リッジストライプを形成する位置は、選択成長マスクがあった直上の結晶部分である。この位置合わせは、サファイア基板と選択成長マスクが除去されているため、窒化物半導体素子成長前に起点となる目印をGa<sub>0.9</sub>N基板側に入れて行っている。リッジストライプ上にはNi/Auより成るp側電極が形成され、n型Ga<sub>0.9</sub>N基板裏面には、Ti/Alより成るn側電極が形成されている。レーザ共振器端面はn型Ga<sub>0.9</sub>N基板のM面をへき開することで形成されている。

【0010】その他のGa<sub>0.9</sub>N<sub>0.1</sub>厚膜基板作製技術としては、例えば特開平7-202265号公報、特開平7-165498号公報に、サファイア基板上にZnOよりなるバッファ層を形成し、その上にIII族窒化物半導体を成長させた後、バッファ層を溶解除去し、基板とIII族窒化物半導体を分離して作製する方法が開示されている。また、特開平10-229218号公報には、第1の基板上にIII族窒化物半導体が成長された第1のウエハーと、第2の基板上にIII族窒化物半導体が成長された第2のウエハーとを用意し、前記第1と第2のウエハーとをそれぞれのIII族窒化物半導体同士が密着する

ようにして接着した後、第1の基板と第2の基板とを研磨除去する方法が開示されている。

【0011】

【発明が解決しようとする課題】前述のように、低温バッファ層の技術や、選択成長とラテラル成長の組み合わせによる低欠陥基板の作製技術により、サファイア等の異種基板上への高品質III族窒化物半導体の結晶成長が可能となり、III族窒化物半導体レーザの室温近傍での低出力動作時の長寿命化が図られた。さらには、Ga<sub>0.9</sub>N<sub>0.1</sub>基板が作製され、この基板を用いることによりIII族窒化物半導体レーザの特性の改善が見込まれつつある。しかるに、工業的に実用化できる大面積、高品質のGa<sub>0.9</sub>N<sub>0.1</sub>基板は、未だに実現されていないのが実状である。その結果、高出力動作する実用的な半導体レーザも未だに実現されていない。

【0012】特開平10-326912号公報、特開平10-326751号公報、特開平10-312971号公報、特開平11-4048号公報に開示されたGa<sub>0.9</sub>N<sub>0.1</sub>基板の作製方法では、厚いGa<sub>0.9</sub>N<sub>0.1</sub>を成長してもクラックは発生しないが、Ga<sub>0.9</sub>N<sub>0.1</sub>と異種基板との熱膨張係数差により、ウエハーに反りが生じる。このため、直径：φ2インチ程度の異種基板を全面均一に研磨することは困難であり、例えば、φ2インチ基板上に高品質のGa<sub>0.9</sub>N<sub>0.1</sub>厚膜を成長しても、異種基板研磨のためには、□10×10mm程度の正方形に分割する必要があり、大型のGa<sub>0.9</sub>N<sub>0.1</sub>基板は作製できなかった。すなわち従来のような基板の研磨除去の方法では、大面積のGa<sub>0.9</sub>N<sub>0.1</sub>基板を作製することは困難であった。また、この反りのために異種基板研磨の過程で、Ga<sub>0.9</sub>N<sub>0.1</sub>層に欠陥が導入されるなどして、結晶性が悪くなり、その上に作製した半導体レーザのしきい電流密度が増加するなど、半導体レーザの特性は必ずしも良いものではなかった。

【0013】また、特開平10-229218号公報に開示されている、第1と第2のウエハーとをそれぞれのIII族窒化物半導体同士が密着するようにして接着した後、第1の基板と第2の基板とを除去する方法では、基板とIII族窒化物半導体との熱膨張係数の違いによってGa<sub>0.9</sub>N<sub>0.1</sub>を厚く成長するとウエハーが反るため、大面積のウエハーでは、ウエハー全面でIII族窒化物半導体同士が完全に密着しないこともある。また、密着の過程でクラックが入る場合もある。さらに、第1の基板と第2の基板を研磨除去するため、1枚のGa<sub>0.9</sub>N<sub>0.1</sub>基板を作製するのに2枚の高価な基板を使うことになり高コストになるなどの問題もあった。

【0014】また、基板の研磨除去を要しないGa<sub>0.9</sub>N<sub>0.1</sub>基板を作製する技術として開示されている特開平7-202265号公報、特開平7-165498号公報では、薄膜のZnOよりなるバッファ層を溶解除去するのは非常に長時間を要し、実用は難しかった。一方、熱衝撃を利用して異種基板を分離する方法においても、Ga<sub>0.9</sub>N<sub>0.1</sub>層

10

20

30

40

50

と基板との結合強度が強いため、熱衝撃による欠陥の導入の問題は研磨の場合と同様であり、高品質の GaN 基板を作製することは困難であった。

【0015】本発明は上記事情に鑑みてなされたものであって、これら従来の III 族窒化物半導体基板の作製方法の問題点を解決し、新規な半導体基板の作製方法と、その作製方法を用いて作製される高品質な III 族窒化物半導体基板と、III 族窒化物半導体発光素子を提供することが、本発明の目的である。さらに詳しく述べると、請求項 1 の目的は、クラックが無い、大面積の III 族窒化物半導体基板を作製する方法を提供することであり、請求項 2, 3, 4, 5, 6 の目的は、(1) クラックが無い、大面積の III 族窒化物半導体基板を作製する方法を提供すること、(2) 欠陥の低減された、高品質の III 族窒化物半導体基板を作製する方法を提供することであり、請求項 7 の目的は、(1) 高品質の III 族窒化物結晶を成長できる反りの無い低欠陥の大面積の III 族窒化物半導体基板を提供すること、(2) 高品質の III 族窒化物半導体レーザを一度に多量に作製可能な III 族窒化物半導体基板を提供することであり、請求項 8 の目的は、(1) 発光効率が高く、高出力動作ができる寿命の長い信頼性の高い III 族窒化物半導体発光素子を低コストで提供すること、(2) 放熱特性に優れ、高温、高出力動作が可能な、長寿命の III 族窒化物半導体発光素子を低コストで提供すること、(3) ビーム品質の良い長寿命の III 族窒化物半導体発光素子を低コストで提供すること、(4) 従来のフェースダウン実装技術が容易に使用可能な III 族窒化物半導体発光素子を提供することである。

#### 【0016】

【課題を解決するための手段】上記目的を達成するため、請求項 1 に記載の発明は、III 族窒化物からなる半導体基板の作製方法において、(a) 少なくとも表面が III-V 族化合物である第一の基板を窒化し、この III-V 族化合物の V 族元素を窒素に置換して III 族窒化物を形成する工程と、(b) V 族元素を窒素に置換することで形成された III 族窒化物上に III 族窒化物半導体を少なくとも一層、結晶成長する工程と、(c) III-V 族化合物の V 族元素を窒素に置換して形成された III 族窒化物の領域で、結晶成長した III 族窒化物半導体層を第一の基板から分離する工程と、を含むことを特徴としている。

【0017】請求項 2 に記載の発明は、III 族窒化物からなる半導体基板の作製方法において、(a) 少なくとも表面が III-V 族化合物である第一の基板を窒化し、この III-V 族化合物の V 族元素を窒素に置換して III 族窒化物を形成する工程と、(b) III-V 族化合物の V 族元素を窒素に置換して形成された III 族窒化物上に、この III-V 族化合物の V 族元素を窒素に置換して形成された III 族窒化物の表面が露出する領域と、III 族窒化物半導体が直接成長しない領域を形成する工程と、(c) V 族

素を窒素に置換することで形成された III 族窒化物上に III 族窒化物半導体を選択的に結晶成長する工程と、(d) 結晶成長を継続し、選択成長した領域から、直接結晶成長しない領域上を横方向に結晶成長させ、隣接した III 族窒化物半導体結晶同士を合体させて、さらに結晶成長を継続し、表面を平坦化し、少なくとも一層の III 族窒化物半導体層を第一の基板上に積層する工程と、(e) III-V 族化合物の V 族元素を窒素に置換して形成された III 族窒化物の領域で、結晶成長した III 族窒化物半導体層を第一の基板から分離する工程と、を含むことを特徴としている。

【0018】請求項 3 に記載の発明は、III 族窒化物からなる半導体基板の作製方法において、(a) 少なくとも表面が III-V 族化合物である第一の基板上に、この III-V 族化合物の表面が露出する領域と、III 族窒化物半導体が直接成長しない領域を形成する工程と、(b) 第一の基板を窒化し、III-V 族化合物の表面が露出する領域の III-V 族化合物の V 族元素を窒素に置換して III 族窒化物を形成する工程と、(c) V 族元素を窒素に置換することで形成された III 族窒化物上に III 族窒化物半導体を選択的に結晶成長する工程と、(d) 結晶成長を継続し、選択成長した領域から、直接結晶成長しない領域上を横方向に結晶成長させ、隣接した III 族窒化物半導体結晶同士を合体させて、さらに結晶成長を継続し、表面を平坦化し、少なくとも一層の III 族窒化物半導体層を第一の基板上に積層する工程と、(e) III-V 族化合物の V 族元素を窒素に置換して形成された III 族窒化物の領域で、結晶成長した III 族窒化物半導体層を第一の基板から分離する工程と、を含むことを特徴としている。

【0019】請求項 4 に記載の発明は、請求項 1 あるいは請求項 2 あるいは請求項 3 に記載の半導体基板の作製方法において、第一の基板は、主基板上に少なくとも一層の積層構造が形成されており、この積層構造の最上層が、III-V 族化合物である基板であり、主基板と III 族窒化物半導体との熱膨張係数差が、最上層の III-V 族化合物の熱膨張係数差よりも大きいことを特徴としている。また、請求項 5 に記載の発明は、請求項 1 あるいは請求項 2 あるいは請求項 3 あるいは請求項 4 に記載の半導体基板の作製方法において、第一の基板は、その表面が (111) 面を主面とする III-V 族化合物であることを特徴としている。さらに、請求項 6 に記載の発明は、請求項 1 あるいは請求項 2 あるいは請求項 3 あるいは請求項 4 あるいは請求項 5 に記載の半導体基板の作製方法において、第一の基板は、Si 基板上に (111) 面を主面とする GaAs、あるいは (111) 面を主面とする GaP が形成されていることを特徴としている。

【0020】請求項 7 に記載の発明は、III 族窒化物からなる半導体基板であって、請求項 1 あるいは請求項 2 あるいは請求項 3 あるいは請求項 4 あるいは請求項 5 あるいは請求項 6 に記載の半導体基板の作製方法で作製さ

れたことを特徴としている。さらに、請求項 8 に記載の発明は、半導体発光素子であって、請求項 7 記載の III 族窒化物半導体基板上に結晶成長された III 族窒化物半導体積層構造を用いて作製されたことを特徴としている。

#### 【0021】

【発明の実施の形態】以下、本発明の構成・動作について詳細に説明する。

#### 【0022】 (1) 請求項 1 の構成・動作：

請求項 1 記載の半導体基板の作製方法は、(a) 少なくとも表面が III-V 族化合物である第一の基板を窒化し、この III-V 族化合物の V 族元素を窒素に置換して III 族窒化物を形成する工程と、(b) V 族元素を窒素に置換することで形成された III 族窒化物上に III 族窒化物半導体を少なくとも一層、結晶成長する工程と、(c) III-V 族化合物の V 族元素を窒素に置換して形成された III 族窒化物の領域で、結晶成長した III 族窒化物半導体層を第一の基板から分離する工程と、を含む III 族窒化物半導体基板の作製方法である。

【0023】以下、請求項 1 記載の半導体基板の作製方法について詳しく説明する。まず、工程(a)では、少なくとも表面が III-V 族化合物である第一の基板を窒化し、この III-V 族化合物の V 族元素を窒素に置換して III 族窒化物を形成する。本発明で言う第一の基板とは、III-V 族化合物基板のみを意味するものではなく、少なくとも表面が III-V 族化合物である基板であればよく、III-V 族化合物以外の基板の上に III-V 族化合物が積層されている物も含まれる。また、III-V 族化合物基板上に別の種類の III-V 族化合物を積層したものも含まれる。例えば、GaAs が積層された Si 基板や、AlGaAs 等が積層された GaAs 等も含まれる。勿論 GaAs や GaP 等の基板も含まれる。また、石英やサファイア基板上に GaAs 膜や GaP 膜を張り合わせたものも含まれる。

【0024】第一の基板表面の III-V 族化合物の V 族元素を、窒素に置換して III 族窒化物を形成する方法は、特に限定するものではない。例えば、アンモニア等の窒化雰囲気中での熱処理によっても容易に III 族窒化物を形成することができる。例えば、GaAs や GaP で代表される III-V 族化合物は、アンモニア雰囲気中で熱処理すると窒化され、As (砒素) あるいは P (燐) が N (窒素) と置換し、GaN が生成される。この組成変換は、III 族元素が Al や In の場合も同様に起る。組成変換により形成される III 族窒化物の表面からの深さは、熱処理の温度と時間によって制御可能である。

【0025】次に工程(b)では、V 族元素を窒素に置換することで形成された III 族窒化物上に III 族窒化物半導体を少なくとも一層、結晶成長する。組成変換で生成した III 族窒化物表面には同じ窒化物である III 族窒化物半導体が容易に結晶成長する。この時成長する III 族窒化

物半導体は、組成変換によって生成された III 族窒化物と同じ組成のものであっても違う組成のものであっても差し支えない。また、同一組成を成長させた後に、さらにその上に別の組成の III 族窒化物半導体を結晶成長し、積層構造を形成しても差し支えない。例えば、GaAs を組成変換して生成した GaN 上に GaN を成長し、さらにその上に AlGaN を成長しても差し支えない。

【0026】結晶成長の方法は MOCVD (Metal Organic Chemical Vapor Deposition) 法、MBE (Molecular Beam Epitaxy) 法、VPE (Vapor Phase Epitaxy) 法、HVPE 法、またはその他の方法で行うことが出来、特に方法を限定するものではない。結晶成長される III 族窒化物半導体の厚さは最終的に III 族窒化物半導体基板として利用できるだけの厚さであれば良い。また、結晶成長の際に n 型ドーパントや p 型ドーパント材料をドーピングして、n 型あるいは p 型あるいは絶縁型といった電気伝導型を制御することもできる。

【0027】次に工程(c)では、III-V 族化合物の V 族元素を窒素に置換して形成された III 族窒化物の領域で、結晶成長した III 族窒化物半導体層を第一の基板から分離する。この組成変換して生成された III 族窒化物は、一般的には脆く、容易に破壊される。従って、III 族窒化物半導体を結晶成長した後、結晶成長温度から室温まで冷却する過程で、第一の基板と III 族窒化物の熱膨張係数差によって発生する応力によって、組成変換された III 族窒化物は破壊され、III 族窒化物半導体層は第一の基板から分離される。第一の基板と III 族窒化物の熱膨張係数差が小さく、結晶成長後の冷却過程で III 族窒化物半導体層が第一の基板から完全に分離されない場合でも、組成変換して生成された III 族窒化物は脆いので、小さな外力を加えることで、III 族窒化物半導体層を第一の基板から容易に分離することができる。また、組成変換して生成された III 族窒化物は一般的に結晶性が悪いので、KOH や NaOH 等のアルカリ溶液で容易に溶解するので、組成変換して生成された III 族窒化物をエッチングし、III 族窒化物半導体層を第一の基板からリフトオフして分離することも可能である。以上の (a)~(c) の工程が含まれる III 族窒化物半導体基板の作製方法が、本発明の請求項 1 の半導体基板の作製方法である。

#### 【0028】 (2) 請求項 2 の構成・動作：

請求項 2 記載の半導体基板の作製方法は、(a) 少なくとも表面が III-V 族化合物である第一の基板を窒化し、この III-V 族化合物の V 族元素を窒素に置換して III 族窒化物を形成する工程と、(b) III-V 族化合物の V 族元素を窒素に置換して形成された III 族窒化物上に、この III-V 族化合物の V 族元素を窒素に置換して形成された III 族窒化物の表面が露出する領域と、III 族窒化物半導体が直接成長しない領域を形成する工程と、(c) V

族元素を窒素に置換することで形成されたIII族窒化物上にIII族窒化物半導体を選択的に結晶成長する工程と、(d) 結晶成長を継続し、選択成長した領域から、直接結晶成長しない領域上を横方向に結晶成長させ、隣接したIII族窒化物半導体結晶同士を合体させて、さらに結晶成長を継続し、表面を平坦化し、少なくとも一層のIII族窒化物半導体層を第一の基板上に積層する工程と、(e) III-V族化合物のV族元素を窒素に置換して形成されたIII族窒化物の領域で、結晶成長したIII族窒化物半導体層を第一の基板から分離する工程と、を含むIII族窒化物半導体基板の作製方法である。

【0029】以下、請求項2記載の半導体基板の作製方法について詳しく説明する。まず、工程(a) では、少なくとも表面がIII-V族化合物である第一の基板を窒化し、このIII-V族化合物のV族元素を窒素に置換してII族窒化物を形成する。本発明で言う第一の基板とは、III-V族化合物基板のみを意味するものではなく、少なくとも表面がIII-V族化合物である基板であればよく、III-V族化合物以外の基板の上にIII-V族化合物が積層されている物も含まれる。また、III-V族化合物基板上に別の種類のIII-V族化合物を積層したものも含まれる。例えば、GaAsが積層されたSi基板や、AlGaAs等が積層されたGaAs等も含まれる。勿論GaAsやGaP等の基板も含まれる。また、石英やサファイア基板上にGaAs膜やGaP膜を張り合わせたものも含まれる。

【0030】第一の基板表面のIII-V族化合物のV族元素を、窒素に置換してIII族窒化物を形成する方法は、特に限定するものではない。例えば、アンモニア等の窒化雰囲気中での熱処理によっても容易にIII族窒化物を形成することができる。例えば、GaAsやGaPで代表されるIII-V族化合物は、アンモニア雰囲気中で熱処理すると窒化され、As（砒素）あるいはP（磷）がN（窒素）と置換し、GaNが生成される。この組成変換は、III族元素がAlやInの場合も同様に起る。組成変換により形成されるIII族窒化物の表面からの深さは、熱処理の温度と時間によって制御可能である。

【0031】次に工程(b) では、III-V族化合物のV族元素を窒素に置換して形成されたIII族窒化物上に、このIII-V族化合物のV族元素を窒素に置換して形成されたIII族窒化物の表面が露出する領域と、III族窒化物半導体が直接成長しない領域を形成する。III族窒化物の表面が露出する領域は、次の工程(c) でIII族窒化物半導体を選択成長する領域になる。尚、本発明でいう選択成長とは、III族窒化物半導体結晶の核発生が、ある領域に優先的に起り結晶成長が進むことを意味している。すなわち、ある領域に選択的に結晶成長することを意味する。また、本発明でいうIII族窒化物半導体が直接成長しない領域とは、III族窒化物半導体結晶の核発生が起らないか、核発生してもすぐに再蒸発してしま

い、結晶成長が進まない領域のことを意味する。

【0032】これらの領域を形成する方法としては特に限定しないが、例えば、III-V族化合物のV族元素を窒素に置換して形成されたIII族窒化物表面に、SiO<sub>2</sub>やSiN等のマスク材料を堆積し、フォトリソグラフィ等の手法によってパターニングして窓を開け、III族窒化物表面を露出させることによって、マスク材料表面の直接結晶成長が起らない領域に露出したIII族窒化物表面を、選択成長する領域にすることができる。III-V族化合物のV族元素を窒素に置換して形成されたIII族窒化物が露出する領域と、III族窒化物半導体が直接成長しない領域の形状、面積比は特に限定するものではないが、高品質のIII族窒化物半導体の結晶成長と、素子作製という本発明の半導体基板の目的から、選択成長する領域はできるだけ小さくし、直接成長しない領域を大きくすることが望ましい。

【0033】次に工程(c) では、V族元素を窒素に置換することで形成されたIII族窒化物上にIII族窒化物半導体を選択的に結晶成長する。組成変換で生成したIII族窒化物表面には同じ窒化物であるIII族窒化物半導体が容易に結晶成長する。従って、III族窒化物半導体が直接成長しない材料で、組成変換で生成したIII族窒化物を囲むと、囲まれたIII族窒化物上に選択的にIII族窒化物半導体が結晶成長する。例えば、GaNはSiO<sub>2</sub>、SiNあるいはSi上には直接結晶成長しにくいので、組成変換で生成したIII族窒化物をSiO<sub>2</sub>、SiNあるいはSiで囲むことで、GaNを組成変換で生成したII族窒化物上に選択的に結晶成長することができる。

【0034】結晶成長の方法は、MOCVD法、MBE法、VPE法、HVPE法、またはその他の方法で行うことが出来、特に方法を限定するものではない。この時成長するIII族窒化物半導体は、選択成長できれば、組成変換によって生成されたIII族窒化物と同じ組成のものであっても違う組成のものであっても差し支えない。

【0035】次に工程(d) では、結晶成長を継続し、選択成長した領域から、直接結晶成長しない領域上を横方向に結晶成長させ、隣接したIII族窒化物半導体結晶同士を合体させて、さらに結晶成長を継続し、表面を平坦化し、少なくとも一層のIII族窒化物半導体層を第一の基板上に積層する。隣接したIII族窒化物半導体結晶同士が合体した後、あるいは表面を平坦化した後に、その上に別の組成のIII族窒化物半導体を結晶成長し、積層構造を形成しても差し支えない。例えば、GaAsを組成変換して生成したGaN上にGaNを選択成長し、結晶成長を継続し表面を平坦化した後に、その上にAlGaNを成長しても差し支えない。

【0036】結晶成長されるIII族窒化物半導体の厚さは最終的にIII族窒化物半導体基板として利用できるだけの厚さであれば良い。また、結晶成長の際にn型ドーパントやp型ドーパント材料をドーピングして、n型あ

るいはp型あるいは絶縁型といった電気伝導型を制御することも可能である。III族窒化物半導体が選択成長した領域は、従来の異種基板上に成長したGa<sub>0.5</sub>N結晶と同様に転位密度が高いが、そこから横方向に成長した結晶部分、すなわち、選択成長領域の周囲のIII族窒化物半導体が直接成長しない領域上に形成された結晶部分では、転位密度は著しく減少する。従って、この領域上に発光素子の積層構造を結晶成長することによって、転位の少ない高品質の結晶を発光素子に使用することができる。

【0037】工程(e)では、III-V族化合物のV族元素を窒素に置換して形成されたIII族窒化物の領域で、結晶成長したIII族窒化物半導体層を第一の基板から分離する。この組成変換して生成されたIII族窒化物は、一般的には脆く、容易に破壊される。従って、III族窒化物半導体を結晶成長した後、結晶成長温度から室温まで冷却する過程で、第一の基板とIII族窒化物の熱膨張係数差によって発生する応力によって、組成変換されたIII族窒化物は破壊され、III族窒化物半導体層は第一の基板から分離される。第一の基板とIII族窒化物の熱膨張係数差が小さく、結晶成長後の冷却過程でIII族窒化物半導体層が第一の基板から完全に分離されない場合でも、組成変換して生成されたIII族窒化物は脆いので、小さな外力を加えることで、III族窒化物半導体層を第一の基板から容易に分離することができる。また、組成変換して生成されたIII族窒化物は一般的に結晶性が悪いので、KOHやNaOH等のアルカリ溶液で容易に溶解するので、組成変換して生成されたIII族窒化物をエッチングし、III族窒化物半導体層を第一の基板からリフトオフして分離することも可能である。以上の工程(a)~(e)が含まれるIII族窒化物半導体基板の作製方法が、本発明の請求項2の半導体基板の作製方法である。

【0038】(3) 請求項3の構成・動作：  
請求項3記載の半導体基板の作製方法は、(a) 少なくとも表面がIII-V族化合物である第一の基板上に、このIII-V族化合物の表面が露出する領域と、III族窒化物半導体が直接成長しない領域を形成する工程と、(b) 第一の基板を窒化し、III-V族化合物の表面が露出する領域のIII-V族化合物のV族元素を窒素に置換してIII族窒化物を形成する工程と、(c) V族元素を窒素に置換することで形成されたIII族窒化物上にIII族窒化物半導体を選択的に結晶成長する工程と、(d) 結晶成長を継続し、選択成長した領域から、直接結晶成長しない領域上を横方向に結晶成長させ、隣接したIII族窒化物半導体結晶同士を合体させて、さらに結晶成長を継続し、表面を平坦化し、少なくとも一層のIII族窒化物半導体層を第一の基板上に積層する工程と、(e) III-V族化合物のV族元素を窒素に置換して形成されたIII族窒化物の領域で、結晶成長したIII族窒化物半導体層を第一の基板から分離する工程と、を含むIII族窒化物半導体基板

の作製方法である。

【0039】以下、請求項3記載の半導体基板の作製方法について詳しく説明する。請求項3の半導体基板の作製方法は、請求項2の半導体基板の作製方法の工程(a)と工程(b)とを入れ替えたものである。すなわち、III族窒化物半導体が選択成長する領域と選択成長しない領域の形成を、III-V族化合物をIII族窒化物に組成変換する工程よりも先に行うので、第一の基板表面であるIII-V族化合物のIII族窒化物への組成変換とその上へのIII族窒化物半導体の結晶成長を同一装置内で連続して行う事ができる。そのため、請求項2の工程に比べて、ウェハの汚染防止や、プロセス時間の短縮ができる。

【0040】まず、工程(a)では、少なくとも表面がIII-V族化合物である第一の基板上に、このIII-V族化合物の表面が露出する領域と、III族窒化物半導体が直接成長しない領域を形成する。本発明で言う第一の基板とは、III-V族化合物基板のみを意味するものではなく、少なくとも表面がIII-V族化合物である基板であればよく、III-V族化合物以外の基板の上にIII-V族化合物が積層されているものも含まれる。また、III-V族化合物基板上に別の種類のIII-V族化合物を積層したものも含まれる。例えば、GaAsが積層されたSi基板や、AlGaAs等が積層されたGaAs等も含まれる。勿論GaAsやGaP等の基板も含まれる。また、石英やサファイア基板上にGaAs膜やGaP膜を張り合わせたものも含まれる。また、本発明でいうIII族窒化物半導体が直接成長しない領域とは、III族窒化物半導体結晶の核発生が起らないか、核発生してもすぐに再蒸発してしまい、結晶成長が進まない領域のことを意味する。

【0041】この第一の基板上にIII-V族化合物の表面が露出する領域と、III族窒化物半導体が直接成長しない領域を形成する方法としては、特に限定しないが、例えば、III-V族化合物表面に、SiO<sub>2</sub>やSiN等のマスク材料を堆積し、フォトリソグラフィ等の手法によってパターンニングして窓を開け、III-V族化合物表面を露出させ、マスク材料表面を、直接結晶成長が起らない領域にすることができる。また、GaAsを成長したSi基板上に、フォトリソグラフィ等の手法によってレジスト等でパターンを形成し、これをマスクとして、GaAsをエッチングしてSi基板表面を露出させ、露出したSi基板表面を直接結晶成長が起らない領域にし、レジスト等のマスクを除去して、GaAsを露出させることも可能である。III-V族化合物の表面が露出する領域と、III族窒化物半導体が直接成長しない領域の形状、面積比は特に限定するものではないが、高品質のIII族窒化物半導体の結晶成長と、素子作製という本発明の基板の目的から、選択成長する領域はできるだけ小さくし、直接成長しない領域を大きくすることが望ましい。



【0042】次に工程(b)では、第一の基板を窒化し、III-V族化合物の表面が露出する領域のIII-V族化合物のV族元素を窒素に置換してIII族窒化物を形成する。III-V族化合物のV族元素を、窒素に置換してIII族窒化物を形成する方法は、特に限定するものではない。例えば、アンモニア等の窒化雰囲気中での熱処理によっても容易にIII族窒化物を形成することができる。例えば、GaAsやGaPで代表されるIII-V族化合物は、アンモニア雰囲気中で熱処理すると窒化され、As(砒素)あるいはP(燐)がN(窒素)と置換し、Ga 10 Nが生成される。この組成変換は、III族元素がAlやInの場合も同様に起る。組成変換により形成されるIII族窒化物の表面からの深さは、熱処理の温度と時間によって制御可能である。

【0043】次に工程(c)では、V族元素を窒素に置換することで形成されたIII族窒化物上にIII族窒化物半導体を選択的に結晶成長する。本発明で言う選択成長とは、III族窒化物半導体結晶の核発生が、ある領域に優先的に起り、結晶成長が進むことを意味している。すなわち、ある領域に選択的に結晶成長することを意味する。組成変換で生成したIII族窒化物表面には同じ窒化物であるIII族窒化物半導体が容易に結晶成長する。従って、III族窒化物半導体が直接成長しない材料で、組成変換で生成したIII族窒化物を囲むと、囲まれたIII族窒化物上に選択的にIII族窒化物半導体が結晶成長する。例えば、GaNはSiO<sub>2</sub>、SiNあるいはSi上には直接結晶成長しにくいので、組成変換で生成したIII族窒化物をSiO<sub>2</sub>、SiNあるいはSiで囲むことで、GaNを組成変換で生成したIII族窒化物上に選択的に結晶成長することができる。 20

【0044】結晶成長の方法は、MOCVD法、MBE法、VPE法、HVPE法またはその他の方法で行うことが出来、特に方法を限定するものではない。この時成長するIII族窒化物半導体は、選択成長出来れば、組成変換によって生成されたIII族窒化物と同じ組成のものであっても違う組成のものであっても差し支えない。

【0045】次に工程(d)では、結晶成長を継続し、選択成長した領域から、直接結晶成長しない領域上を横方向に結晶成長させ、隣接したIII族窒化物半導体結晶同士を合体させて、さらに結晶成長を継続し、表面を平坦化し、少なくとも一層のIII族窒化物半導体層を第一の基板上に積層する。隣接したIII族窒化物半導体結晶同士が合体した後、あるいは表面を平坦化した後に、その上に別の組成のIII族窒化物半導体を結晶成長し、積層構造を形成しても差し支えない。例えば、GaAsを組成変換して生成したGaN上にGaNを選択成長し、結晶成長を継続し表面を平坦化した後に、その上にAlGaNを成長しても差し支えない。

【0046】結晶成長されるIII族窒化物半導体の厚さは最終的にIII族窒化物半導体基板として利用できるだ 50

けの厚さであれば良い。また、結晶成長の際にn型ドーパントやp型ドーパント材料をドーピングして、n型あるいはp型あるいは絶縁型といった電気伝導型を制御することも可能である。III族窒化物半導体が選択成長した領域は、従来の異種基板上に成長したGaN結晶と同様に転位密度が高いが、そこから横方向に成長した結晶部分、すなわち、選択成長領域の周囲のIII族窒化物半導体が直接成長しない領域上に形成された結晶部分では、転位密度は著しく減少する。従って、この領域上に発光素子の積層構造を結晶成長することによって、転位の少ない高品質の結晶を発光素子に使用することができる。

【0047】次に工程(e)では、III-V族化合物のV族元素を窒素に置換して形成されたIII族窒化物の領域で、結晶成長したIII族窒化物半導体層を第一の基板から分離する。この組成変換して生成されたIII族窒化物は、一般的には脆く、容易に破壊される。従って、III族窒化物半導体を結晶成長した後、結晶成長温度から室温まで冷却する過程で、第一の基板とIII族窒化物の熱膨張係数差によって発生する応力によって、組成変換されたIII族窒化物は破壊され、III族窒化物半導体層は第一の基板から分離される。第一の基板とIII族窒化物の熱膨張係数差が小さく、結晶成長後の冷却過程でIII族窒化物半導体層が第一の基板から完全に分離されない場合でも、組成変換して生成されたIII族窒化物は脆いので、小さな外力を加えることで、III族窒化物半導体層を第一の基板から容易に分離することができる。また、組成変換して生成されたIII族窒化物は一般的に結晶性が悪いので、NOHやNaOH等のアルカリ溶液で容易に溶解するので、組成変換して生成されたIII族窒化物をエッチングし、III族窒化物半導体層を第一の基板からリフトオフして分離することも可能である。以上の(a)～(e)の工程が含まれるIII族窒化物半導体基板の作製方法が、本発明の請求項2の半導体基板の作製方法である。

【0048】(4)請求項4の構成・動作：請求項4記載の半導体基板の作製方法は、請求項1あるいは請求項2あるいは請求項3記載の半導体基板の作製方法において、第一の基板は、主基板上に少なくとも一層の積層構造が形成されており、この積層構造の最上層が、III-V族化合物である基板であり、主基板とIII族窒化物半導体との熱膨張係数差が、最上層のIII-V族化合物の熱膨張係数差よりも大きいことを特徴とするIII族窒化物半導体基板の作製方法である。

【0049】GaAsや、GaP等のIII-V族化合物半導体は、代表的なIII族窒化物半導体であるGaNとは熱膨張係数が近似している。そのため、結晶成長後の冷却過程における応力の発生が少なく、窒化による組成変換層の厚さ等の条件によっては、結晶成長後の冷却過程で、基板とIII族窒化物半導体が完全に分離しない場

合が生じる（この場合でも所望の外力を加える事で、基板とIII族窒化物半導体の分離を行うことは可能である）。そこで、請求項4記載の発明では、結晶成長後の冷却過程で、基板とIII族窒化物半導体の分離を完全に行うために、第一の基板を、「主基板上に少なくとも一層の積層構造が形成されており、この積層構造の最上層が、III-V族化合物であり、主基板とIII族窒化物半導体との熱膨張係数差が、最上層のIII-V族化合物の熱膨張係数差よりも大きいことを特徴とする基板」として、このような基板としては、例えばSiを主基板として、その上にGaAsを結晶成長したものや、石英やサファイア基板を主基板として、その上にGaAsやGaPを張り合わせたものなどが使用可能である。勿論その他のものであってもよく、主基板とIII族窒化物半導体との熱膨張係数差が、最上層のIII-V族化合物の熱膨張係数差よりも大きいものであれば使用可能である。

【0050】（5）請求項5の構成・動作：

請求項5記載の半導体基板の作製方法は、請求項1あるいは請求項2あるいは請求項3あるいは請求項4記載の半導体基板の作製方法において、第一の基板は、その表面が（111）面を主面とするIII-V族化合物であることを特徴とするIII族窒化物半導体基板の作製方法である。

【0051】（111）面を主面とするIII-V族化合物を窒化処理すると（111）面に平行に層状の六方晶のIII族窒化物が形成される。すなわち（0001）C面を主面とするIII族窒化物が形成される。例えば、

（111）面を主面とするGaAs、あるいは（111）面を主面とするGaPを窒化処理すると、GaAsあるいはGaPの（111）面に平行に層状に六方晶のGaNが形成される。すなわち（0001）C面を主面とするGaNが形成される。そして、（0001）C面を主面とするIII族窒化物上には、容易に（0001）C面を主面とする六方晶のIII族窒化物半導体が結晶成長する。また、窒化処理によって組成変換され形成されたIII族窒化物は層状であるので、基板とIII族窒化物半導体層を分離する工程において、容易に剥離することができる。

【0052】（実施例1）ここで、請求項1および請求項5記載のIII族窒化物半導体基板の作製方法の一実施例を説明する。図1は本実施例1のGaN基板の作製方法の工程説明図である。本実施例の第一の基板は、直径がφ2インチで（111）面を主面とするGaAs基板100である（図1（a-0））。この基板100をMOCVD装置にセットし、NH<sub>3</sub>ガス流量70cc/minの雰囲気中で、850℃、30分間の窒化処理を行った。この処理によってGaAs基板の表面から約2μmまでが窒化され、GaN101に変換した（図1（a-1））。その後、NH<sub>3</sub>を2000cc/minに増加し、水

素ガスをキャリアガスとして、トリメチルガリウムおよび、n型のドーパントガスであるSiH<sub>4</sub>を基板表面に供給して、1050℃でn型のGaN厚膜102を約100μm結晶成長した（図1（b））。そして、室温まで冷却し、ウェハーをMOCVD装置の中から取り出すと、結晶成長したGaN厚膜102はGaAs基板100から剥離していた（図1（c））。その後、この剥離したGaN厚膜102の裏面を研磨し、部分的に残っている組成変換して形成されたGaN層101を除去した後、洗浄してn型GaN基板を作製した。

【0053】（実施例2）次に、請求項2および請求項5記載のIII族窒化物半導体基板の作製方法の一実施例を説明する。図2は本実施例2のGaN基板の作製方法の工程説明図である。まず、（111）面を主面とする直径がφ2インチ、厚さ約300μmのGaAs基板201をMOCVD装置にセットし、NH<sub>3</sub>ガス流量70cc/minの雰囲気中で、850℃、30分間の窒化処理を行った。この処理によってGaAs基板表面を、表面から約2μmまでGaN結晶202に変換した（図2

（a））。その後、GaAs基板201をMOCVD装置から取り出し、プラズマCVDでSiO<sub>2</sub>を約200nm堆積する。その後、フォトリソグラフィでレジストによりストライプパターンを形成し、バッファーフッ酸水溶液でSiO<sub>2</sub>にストライプ状の開口部204を開け、組成変換によって形成されたGaN結晶202の表面を露出させ、レジストを除去し、GaN結晶202が露出した領域204と、GaNが直接成長しない領域（SiO<sub>2</sub>マスク領域）203を形成する。このストライプパターンの開口部204の寸法は3μm、SiO<sub>2</sub>マスク領域203の幅は7μmである（図2（b））。

【0054】その後、GaAs基板201をMOCVD装置にセットし、NH<sub>3</sub>を2000cc/min流し、水素ガスをキャリアガスとして、トリメチルガリウムおよび、n型のドーパントガスであるSiH<sub>4</sub>を基板表面に供給して、1050℃でn型のGaN結晶205を、ストライプパターンの開口部204で露出している組成変換したGaN結晶202の表面に選択成長した（図2

（c））。さらに結晶成長を続け、SiO<sub>2</sub>マスク202上を横方向に結晶成長し、隣接したストライプパターンから選択成長したGaN結晶205同士を合体させ（図2（d-1））、さらに結晶成長を継続し、表面を平坦化して約100μmの厚さに結晶成長した（図2（d-2））。そして、室温まで冷却し、ウェハーをMOCVD装置の中から取り出すと、結晶成長したGaN厚膜205はGaAs基板から剥離していた（図2（e））。その後、この剥離したGaN厚膜205の裏面を研磨し、部分的に残っている組成変換して形成されたGaN層202を除去した後、洗浄してn型GaN基板205を作製した（図2（f））。

【0055】（実施例3）次に、請求項3および請求項5記載のIII族窒化物半導体基板の作製方法の一実施例を説明する。図3は本実施例3のGa<sub>0.5</sub>N<sub>0.5</sub>基板の作製方法の工程説明図である。まず、（111）面を主面とする直径がφ2インチ、厚さ約300μmのGaAs<sub>0.5</sub>As<sub>0.5</sub>基板上301に、プラズマCVDでSiO<sub>2</sub>を約200nm堆積した後に、フォトリソグラフィーでレジストによりストライプパターンを形成し、バッファー・フッ酸水溶液でSiO<sub>2</sub>にストライプ状の開口部303を開け、GaAs<sub>0.5</sub>As<sub>0.5</sub>基板301の表面を露出させ、レジストを除去し、GaAs<sub>0.5</sub>As<sub>0.5</sub>が露出した領域303と、Ga<sub>0.5</sub>N<sub>0.5</sub>が直接成長しない領域（SiO<sub>2</sub>マスク領域）302を形成する。このストライプパターンの開口部303の寸法は3μm、SiO<sub>2</sub>マスク領域302の幅は7μmである（図3（a））。

【0056】SiO<sub>2</sub>マスクを形成した後、GaAs<sub>0.5</sub>As<sub>0.5</sub>基板301をMOCVD装置にセットし、NH<sub>3</sub>ガス流量70cc/minの雰囲気、850℃、30分間の窒化処理を行った。この処理によって、SiO<sub>2</sub>マスクの開口部で露出したGaAs<sub>0.5</sub>As<sub>0.5</sub>基板の表面を、表面から約2μmまでGa<sub>0.5</sub>N<sub>0.5</sub>結晶304に変換した（図3（b））。その後、NH<sub>3</sub>を2000cc/minに増加し、水素ガスをキャリアガスとして、トリメチルガリウムおよび、n型のドーパントガスであるSiH<sub>4</sub>を基板表面に供給して、1050℃でn型のGa<sub>0.5</sub>N<sub>0.5</sub>結晶305を、組成変換したGa<sub>0.5</sub>N<sub>0.5</sub>表面304に選択成長した（図3（c））。さらに結晶成長を続け、SiO<sub>2</sub>マスク302上を横方向に結晶成長し、隣接したストライプパターンから選択成長したGa<sub>0.5</sub>N<sub>0.5</sub>結晶305同士を合体させ（図3（d-1））、さらに結晶成長を継続し、表面を平坦化して約100μm結晶成長した（図3（d-2））。そして、室温まで冷却し、ウェハーをMOCVD装置の中から取り出すと、結晶成長したGa<sub>0.5</sub>N<sub>0.5</sub>厚膜305はGaAs<sub>0.5</sub>As<sub>0.5</sub>基板301から剥離していた（図3（e））。その後、剥離したGa<sub>0.5</sub>N<sub>0.5</sub>厚膜305の裏面を研磨し、部分的に残っている組成変換して形成されたGa<sub>0.5</sub>N<sub>0.5</sub>層304を除去した後、洗浄してn型Ga<sub>0.5</sub>N<sub>0.5</sub>基板305を作製した（図3（f））。

【0057】（6）請求項6の構成・動作：

請求項6記載の半導体基板の作製方法は、請求項1あるいは請求項2あるいは請求項3あるいは請求項4あるいは請求項5記載の半導体基板の作製方法において、第一の基板は、Si<sub>0.5</sub>基板上に（111）面を主面とするGaAs<sub>0.5</sub>As<sub>0.5</sub>、あるいは、（111）面を主面とするGaPが形成されていることを特徴とするIII族窒化物半導体基板の作製方法である。（111）面を主面とするIII-V族化合物を窒化処理すると（111）面に平行に層状の六方晶のIII族窒化物が形成される。すなわち、（0001）C面を主面とするIII族窒化物が形成される。（111）面を主面とするGaAs<sub>0.5</sub>As<sub>0.5</sub>、あるいは（111）

1）面を主面とするGaPを窒化処理すると、GaAs<sub>0.5</sub>As<sub>0.5</sub>あるいはGaPの（111）面に平行に層状に六方晶のGa<sub>0.5</sub>N<sub>0.5</sub>が形成される。すなわち、（0001）C面を主面とするGa<sub>0.5</sub>N<sub>0.5</sub>が形成される。そして（0001）C面を主面とするGa<sub>0.5</sub>N<sub>0.5</sub>上には、容易に（0001）C面を主面とする六方晶のIII族窒化物半導体が結晶成長する。しかしながら、（111）GaAs<sub>0.5</sub>As<sub>0.5</sub>基板、あるいは（111）GaP基板は、III族窒化物半導体との熱膨張係数差はそれほど大きいものではない。

10 【0058】本発明では、第一の基板を（111）面を主面とするGaAs<sub>0.5</sub>As<sub>0.5</sub>、あるいは（111）面を主面とするGaPが形成された表面が（111）面のSi<sub>0.5</sub>とすることで、基板とIII族窒化物半導体との熱膨張係数差を大きくしている。その結果、結晶成長後の冷却過程における熱応力が大きくなり、基板とIII族窒化物半導体層の分離が結晶成長後の冷却過程で容易に行われる。基板としてSi<sub>0.5</sub>を選択する理由は、以下の通りである。

1. Si<sub>0.5</sub>基板は、工業的に直径がφ4インチ、φ8インチと大面積のものが作製されており、大面積のIII族窒化物半導体基板が作製可能になる。

2. Si<sub>0.5</sub>基板上に（111）面を主面とするGaAs<sub>0.5</sub>As<sub>0.5</sub>や、（111）面を主面とするGaPを形成することは容易であり、例えば、表面が（111）面のSi<sub>0.5</sub>基板上に、（111）面を主面とするGaAs<sub>0.5</sub>As<sub>0.5</sub>や、（111）面を主面とするGaPを結晶成長する方法や、あるいは、Si<sub>0.5</sub>基板上に、（111）面を主面とするGaAs<sub>0.5</sub>As<sub>0.5</sub>や、（111）面を主面とするGaPを貼り合わせるような方法で形成することができる。

3. Si<sub>0.5</sub>基板は、III族窒化物半導体の結晶成長温度においても安定である。

【0059】（実施例4）ここで、請求項3および請求項4および請求項5および請求項6記載のIII族窒化物半導体基板の作製方法の一実施例を説明する。図4は本実施例4のGa<sub>0.5</sub>N<sub>0.5</sub>基板の作製方法の工程説明図である。本実施例では、厚さが約2μmの（111）面を主面とするGaAs<sub>0.5</sub>As<sub>0.5</sub>層402が積層された、直径がφ3インチ、厚さ約400μmのSi<sub>0.5</sub>基板401を使用している。そして、このSi<sub>0.5</sub>基板401の最上層のGaAs<sub>0.5</sub>As<sub>0.5</sub>層402表面に、プラズマCVDでSiO<sub>2</sub>を約200nm堆積した後に、フォトリソグラフィーでレジストによりストライプパターンを形成し、バッファー・フッ酸水溶液でSiO<sub>2</sub>にストライプ状の開口部404を開け、GaAs<sub>0.5</sub>As<sub>0.5</sub>層402の表面を露出させ、レジストを除去し、GaAs<sub>0.5</sub>As<sub>0.5</sub>層が露出した領域404と、Ga<sub>0.5</sub>N<sub>0.5</sub>が直接成長しない領域（SiO<sub>2</sub>マスク領域）403を形成する。このストライプパターンの開口部404の寸法は3μm、SiO<sub>2</sub>マスク領域403の幅は7μmである（図4（a））。

【0060】SiO<sub>2</sub>マスク403を形成した後、Si<sub>0.5</sub>基板401をMOCVD装置にセットし、NH<sub>3</sub>ガス流

量70cc/minの雰囲気、850℃、30分間の窒化処理を行った。この処理によって、SiO<sub>2</sub>マスク403の開口部404で露出したGaAs層402の表面を、表面から約2μmまで、すなわちSi基板401に到達するまで、GaN結晶405に変換した(図4(b))。その後、NH<sub>3</sub>を2000cc/minに増加し、水素ガスをキャリアガスとして、トリメチルガリウムおよび、n型のドーパントガスであるSiH<sub>4</sub>を基板表面に供給して、1050℃でn型のGaN結晶406を、組成変換したGaN結晶405の表面に選択成長した(図4(c))。さらに結晶成長を続け、SiO<sub>2</sub>マスク402上を横方向に結晶成長し、隣接したストライプパターンから選択成長したGaN結晶406同士を合体させ(図4(d-1))、さらに結晶成長を継続し、表面を平坦化して約100μm結晶成長した(図4(d-2))。そして室温まで冷却し、ウェハーをMOCVD装置の中から取り出すと、結晶成長したGaN厚膜406はSi基板401から剥離していた(図4(e))。その後、剥離したGaN厚膜406の裏面を研磨し、部分的に残っている組成変換して形成されたGaN層405を除去した後、洗浄してn型GaN基板406を作製した(図4(f))。

【0061】(7)請求項7の構成・動作:

請求項7記載の半導体基板は、請求項1あるいは請求項2あるいは請求項3あるいは請求項4あるいは請求項5あるいは請求項6に記載のIII族窒化物半導体基板の作製方法で作製されたIII族窒化物半導体基板である。特に請求項2あるいは請求項3記載の作製方法で作製されたIII族窒化物半導体基板では、III族窒化物半導体が選択成長した領域は、従来の異種基板上に成長したGaN結晶と同様に転位密度が高いが、そこから横方向に成長した結晶部分、すなわち、選択成長領域の周囲のIII族窒化物半導体が直接成長しない領域上に形成された結晶部分では、転位密度は著しく減少する。従って、この領域上に発光素子の積層構造を結晶成長することによって、転位の少ない高品質の結晶を発光素子に使用することができる。

【0062】(実施例5)ここで、請求項7記載のIII族窒化物半導体基板の一実施例である基板を説明する。図5は請求項1および請求項5の作製方法で作製したAl<sub>0.2</sub>Ga<sub>0.8</sub>N基板500の断面図である。このAl<sub>0.2</sub>Ga<sub>0.8</sub>N基板500は、(111)面のGaAs基板表面を窒化することによって形成されたGaN層上に、厚さ約100μmのAl<sub>0.2</sub>Ga<sub>0.8</sub>N層500を結晶成長し、それをGaAs基板から分離することによって作製された基板である。

【0063】(実施例6)次に、請求項7記載のIII族窒化物半導体基板の別の実施例である基板を説明する。図6は請求項1および請求項6の作製方法で作製したGaN基板600の断面図である。このGaN基板600

は、約2μmの厚さの(111)面を主面とするGaAs層が積層された、直径がφ3インチ、厚さ約400μmのSi基板を使用して、窒化したGaN層上に、厚さ約100μmのGaN層600を結晶成長し、それをSi基板から分離することによって作製された基板である。また、GaN厚膜600を成長するときにIn(インジウム)をドーピングして成長している。Ga(ガリウム)と同じIII族元素であるInをドーピングすることによって、欠陥密度が減少し、高品質の基板となっている。

【0064】(実施例7)次に、請求項7記載のIII族窒化物半導体基板のさらに別の実施例の基板を説明する。図7は請求項3および請求項6の作製方法で作製したGaN基板700の断面図である。このGaN基板700は、基板として、厚さ約2μmの(111)面を主面とするGaAs層が積層された、直径がφ3インチ、厚さ約400μmのSi基板を使用し、その表面にSiO<sub>2</sub>で選択成長マスクを形成し、露出したGaAs表面を窒化した後に、まず、GaN層701を1050℃で選択成長し、約20μm成長して平坦化し、その後、520℃でGaN層702を約50nm、1050℃でGaN層703を約1μm交互に成長する工程を8回繰り返し、さらにその上に約80μmのGaN層704を成長して、n型GaN基板700を作製し、これをSi基板から分離して作製された基板である。このn型GaN基板700は、低温成長と高温成長を繰り返すことによる、基板界面で発生した貫通転位の伝播の抑制効果と、選択成長と横方向への成長の組み合わせによる転位密度の減少効果とがあいまって、GaN基板表面での転位密度は基板表面全面で、10<sup>3</sup>cm<sup>-2</sup>以下になっている。

【0065】(8)請求項8の構成・動作:

請求項8記載の半導体発光素子は、請求項7に記載のIII族窒化物半導体基板上に結晶成長されたIII族窒化物半導体積層構造を用いて作製されたIII族窒化物半導体発光素子である。本発明の半導体発光素子は、発光ダイオード、半導体レーザ、スーパー・ルミネッセント・ダイオード等、どのような発光素子であっても差し支えなく、発光素子のp型、n型層に対応した電極に電流が印加され、P-N接合に電流が注入され、キャリアの再結合によって発光するものであれば良い。その構造に関しても、特に限定するものではなく、発光素子を構成する積層構造が、III族窒化物半導体積層構造からなり、少なくとも一つのP-N接合を有し、このP-N接合に電流が注入され、キャリアの再結合によって発光する構造であれば、ホモ接合、シングルヘテロ接合、ダブルヘテロ接合、量子井戸構造、多重量子井戸構造、その他、どのような構造であっても差し支えない。

【0066】(実施例8)ここで、請求項8記載の半導体発光素子の一実施例である半導体レーザを説明する。図8は請求項8の一実施例を示す半導体レーザの斜視図

である。また、図 9 はその半導体レーザの光出射方向に垂直な面での断面図である。本実施例 8 の半導体レーザは、実施例 7 で作製した n 型 GaN 基板 700 上に積層した III 族窒化物半導体積層構造で作製されている。半導体レーザ構造は、Si をドーピングして低抵抗にした n 型 GaN 厚膜 710 上に、n 型 Al<sub>0.2</sub>Ga<sub>0.8</sub>N クラッド層 711、n 型 GaN 光ガイド層 712、In<sub>0.95</sub>Ga<sub>0.05</sub>N / In<sub>0.15</sub>Ga<sub>0.85</sub>N 量子井戸活性層 713、p 型 GaN 光ガイド層 714、p 型 Al<sub>0.2</sub>Ga<sub>0.8</sub>N クラッド層 715、p 型 GaN キャップ層 716 から成る積層構造 7000 を、p 型 GaN キャップ層 716 から、p 型 Al<sub>0.2</sub>Ga<sub>0.8</sub>N クラッド層 715 の途中までをストライプ状に残してエッチングし、電流狭窄リッジ導波路構造 720 を作製されている。この電流狭窄リッジ導波路構造 720 は GaN 基板の <1-100> 方向に沿って形成されている。

【0067】上記積層構造の表面には絶縁膜 SiO<sub>2</sub> 717 が形成されている。リッジ導波路構造 720 上の絶縁膜 SiO<sub>2</sub> 717 には、開口部が形成されている。この開口部で露出した p 型 GaN キャップ層 716 の表面に、p 側のオーミック電極 718 が形成されている。また、n 型 GaN 基板 700 の裏面には、n 側のオーミック電極 719 が形成されている。また、リッジ導波路構造 720 と活性層 713 に垂直に光共振器面 7001、7002 が形成されている。この光共振器面 7001、7002 は、GaN 基板の <1-100> 方向に沿った電流狭窄リッジ導波路構造 720 に垂直な (1-100) 面をへき開することにより形成されている。

【0068】尚、レーザ構造となる積層構造 7000 は MOCVD によって結晶成長した。また、n 側オーミック電極 719 としては、Ti / Al を、p 側オーミック電極 718 としては、Ta / Ti / Au を蒸着して形成した。p 側のオーミック電極 718 と n 側のオーミック電極 719 に電流を注入することによって、活性層 713 にキャリアが注入され、発光および光の増幅が起り、光共振器面 7001、7002 から、レーザ光 7101、7102 が出射される。

【0069】

【発明の効果】 (1) 請求項 1 に対応する作用効果：請求項 1 記載の III 族窒化物半導体基板の作製方法においては、III-V 族化合物の V 族元素を窒素に置換して形成した機械的、化学的に弱い III 族窒化物上に、III 族窒化物半導体膜を結晶成長するので、クラックが無い、大面積の III 族窒化物半導体基板を作製することができる。

【0070】以下、その理由を詳細に説明する。従来、サファイア等の基板に III 族窒化物半導体を厚く結晶成長すると、基板と III 族窒化物半導体との熱膨張係数差によって、結晶成長後の冷却過程で応力が生じ、III 族窒化物半導体膜にクラックが発生したり、あるいは、基

板が割れてしまうなどという問題があった。そのため、基板として利用できる厚さの III 族窒化物半導体膜を異種基板に成長するためには、工程数の多くなる選択成長等の方法が取られていた。しかし、この方法でも、基板と III 族窒化物半導体膜との熱膨張係数差によって、ウエハーの反りが生じるため、III 族窒化物半導体膜を基板から分離するためには、ウエハーを小さく分割して研磨するなどの方法が必要とされるので、大面積の III 族窒化物半導体基板を作製することは困難であった。

【0071】請求項 1 記載の半導体基板の作製方法においては、その最大の特徴である工程 (a) の III-V 族化合物の V 族元素を窒素に置換して形成される III 族窒化物は、機械的に脆く容易に破壊される。そのため、結晶成長後の冷却過程で生ずる基板と III 族窒化物半導体の熱膨張係数差によって発生する応力で、III 族窒化物半導体膜や、基板にクラックが発生する前に、組成変換して形成された III 族窒化物が破壊される。その結果、結晶成長された III 族窒化物半導体膜はクラックが発生することなく、冷却段階で基板から容易に分離される。また、組成変換されて形成された III 族窒化物は、化学的にも弱く、アルカリ溶液等で容易にエッチングされるので、組成変換されて形成された III 族窒化物をエッチングによって除去して、III 族窒化物半導体膜を基板から分離することも容易にできる。従って、請求項 1 記載の半導体基板の作製方法を使用すれば、基板を小さく分割する必要がなく、大面積のまま III 族窒化物半導体膜を基板から分離することが可能となり、クラックが無い、大面積の III 族窒化物半導体基板を作製することができる。さらに、実施例 5 や実施例 6 のような結晶成長を行うことにより、転位や欠陥が低減された III 族窒化物半導体基板が作製できる。

【0072】(2) 請求項 2 に対応する作用効果：請求項 2 記載の III 族窒化物半導体基板の作製方法においては、選択成長と III 族窒化物半導体が直接成長しない領域上への横方向の結晶成長を組み合わせることで、III 族窒化物半導体が直接成長しない領域上に形成された結晶部分の転位密度を著しく減少させ高品質の III 族窒化物半導体基板を作製することができる。また、選択成長する領域を、請求項 2 記載の半導体基板の作製方法の最大の特徴である III-V 族化合物の V 族元素を窒素に置換して形成される III 族窒化物としているので、請求項 1 記載の作製方法と同様に、III 族窒化物半導体膜の基板からの分離を容易に行うことができる。従って、請求項 2 記載の半導体基板の作製方法を使用すれば、基板を小さく分割する必要がなく、大面積のまま III 族窒化物半導体膜を基板から分離することが可能となり、クラックが無い、低転位密度の大面積の III 族窒化物半導体基板を作製することができる。さらに、実施例 6 や実施例 7 のような結晶成長を行うことにより転位や欠陥が低減された III 族窒化物半導体基板が作製できる。

【0073】(3) 請求項3に対応する作用効果：  
請求項3記載のIII族窒化物半導体基板の作製方法においては、請求項2記載の半導体基板の作製方法の工程(a)と工程(b)とを入れ替えたものである。請求項2記載の作製方法と同様の効果が得られる。それに加えて、III族窒化物半導体が、選択成長する領域と選択成長しない領域の形成をIII-V族化合物をIII族窒化物に組成変換する工程よりも先にを行うので、第一の基板表面であるIII-V族化合物のIII族窒化物への組成変換とその上へのIII族窒化物半導体の結晶成長を同一装置内で連続して行うことができる。そのため、請求項2の工程に比べて、歩留まりの低下を招くようなウェハの汚染の防止や、製造コストに係るプロセス時間の短縮ができる。従って、請求項3記載の半導体基板の作製方法を使用すれば、クラックが無い、低転位密度の大面积のIII族窒化物半導体基板を低コストで作製することができる。さらに、実施例6や実施例7のような結晶成長を行うことにより転位や欠陥が低減されたIII族窒化物半導体基板が作製できる。

【0074】(4) 請求項4に対応する作用効果：  
請求項4記載のIII族窒化物半導体基板の作製方法においては、請求項1あるいは請求項2あるいは請求項3記載のIII族窒化物半導体基板の作製方法において、第一の基板は、主基板上に少なくとも一層の積層構造が形成されており、この積層構造の最上層が、III-V族化合物である基板であり、主基板とIII族窒化物半導体との熱膨張係数差が、最上層のIII-V族化合物の熱膨張係数差よりも大きいことを特徴とするIII族窒化物半導体基板の作製方法であるので、請求項1あるいは請求項2あるいは請求項3の作用効果に加えて、結晶成長後の冷却過程で、基板とIII族窒化物半導体の分離を完全に行うことができる。従って、請求項4記載のIII族窒化物半導体基板の作製方法を使用すれば、高品質、大面积のIII族窒化物半導体基板が作製できる。

【0075】(5) 請求項5に対応する作用効果：  
請求項5記載のIII族窒化物半導体基板の作製方法は、請求項1あるいは請求項2あるいは請求項3あるいは請求項4記載のIII族窒化物半導体基板の作製方法において、第一の基板は、その表面が(111)面を主面とするIII-V族化合物であることを特徴とするIII族窒化物半導体基板の作製方法であるので、請求項1あるいは請求項2あるいは請求項3あるいは請求項4の作用効果に加えて、窒化処理して形成されたIII族窒化物が、基板主面の(111)面と平行な層状の(0001)C面を主面とする六方晶結晶となるので、その上には、容易に(0001)C面を主面とする六方晶のIII族窒化物半導体が結晶成長する。すなわち、立方晶結晶が混在しない高品質の結晶成長が行われる。また、窒化処理によって組成変換され形成されたIII族窒化物は基板主面に平行な層状であるので、基板とIII族窒化物半導体層を分

離する工程においては、容易に剥離することができる。従って、請求項5記載のIII族窒化物半導体基板の作製方法を使用すれば、高品質、大面积のIII族窒化物半導体基板が作製できる。

【0076】(6) 請求項6に対応する作用効果：  
請求項6記載のIII族窒化物半導体基板の作製方法は、請求項1あるいは請求項2あるいは請求項3あるいは請求項4あるいは請求項5記載のIII族窒化物半導体基板の作製方法において、第一の基板は、Si基板上に(111)面を主面とするGaAs、あるいは(111)面を主面とするGaPが形成されていることを特徴とするIII族窒化物半導体基板の作製方法であるので、請求項1あるいは請求項2あるいは請求項3あるいは請求項4あるいは請求項5の作用効果に加えて、GaAsやGaP単体の基板を使用した場合に比べて、基板とIII族窒化物半導体との熱膨張係数差が大きいので、結晶成長後の冷却過程における熱応力が大きくなり、基板とIII族窒化物半導体層の分離が容易に行われる。また、Si基板は、工業的に直径がφ4インチ、φ8インチと大面积のものが作製されており、大面积のIII族窒化物半導体基板が作製可能になる。従って、請求項6記載のIII族窒化物半導体基板の作製方法を使用すれば、高品質、大面积のIII族窒化物半導体基板が作製できる。

【0077】(7) 請求項7に対応する作用効果：  
請求項7記載のIII族窒化物半導体基板は、請求項1あるいは請求項2あるいは請求項3あるいは請求項4あるいは請求項5あるいは請求項6記載のIII族窒化物半導体基板の作製方法で作製されたIII族窒化物半導体基板であるので、クラックが無い、大面积のIII族窒化物半導体基板である。特に請求項2あるいは請求項3記載のIII族窒化物半導体基板の作製方法で作製されたIII族窒化物半導体基板は低転位密度である。従って、請求項7記載のIII族窒化物半導体基板を使用することで、高品質のIII族窒化物結晶を成長することができ、高品質のIII族窒化物半導体発光素子を一度に多量に作製可能となる。

【0078】(8) 請求項8に対応する作用効果：  
請求項8記載のIII族窒化物半導体発光素子は、請求項7記載のIII族窒化物半導体基板上に結晶成長されたIII族窒化物半導体積層構造を用いて作製されたIII族窒化物半導体発光素子であるので、異種基板との格子不整合や、熱膨張係数差によって発生する欠陥や、歪みが低減された、高品質の結晶層を発光素子として使用することができるので、発光効率が高く、高出力動作ができる。また、欠陥が少ないので、劣化が遅く、特に半導体レーザでは、高温、高出力動作においても寿命の長い信頼性の高いものが作製できる。また、基板を導電性にすることによって、従来は困難であった基板裏面側に電極を形成することが可能である。これによって、半導体レーザ側をヒートシンク材に実装するフェースダウン実装が容

易になり、大出力動作時における放熱効率を高くすることができる。従って、高温、大出力動作が可能な半導体レーザが実現される。

【0079】さらに、基板の熱伝導性がサファイアよりも大きく、基板からの放熱特性が向上していることから、高温、高出力動作時においても、素子の温度上昇が抑制されるので、素子の劣化が遅く、寿命の長い信頼性の高いものが作製できる。また、半導体レーザの場合には、光共振器端面を基板をへき開して形成することができるので、ドライエッチング等の複雑な作製工程を必要とせず、容易に平滑性、平行性の良い、光共振器ミラーが形成される。また、形成された光共振器面は、サファイア等のへき開方向の異なる異種基板を無理にへき開して作製されたものでは無いので、原子オーダーで平滑である。そのため、光共振器端面での散乱ロスが低減され、低しきい値でレーザ発振する。また、ビーム形状も単峰である。さらにまた、III族窒化物半導体基板は、直径がφ2インチやφ3インチ、あるいはそれ以上の大面積基板が作製できるので、大面積基板上に一度に多数の発光素子を作製することが可能である。その結果、低

コストの半導体発光素子を作製することができる。

【図面の簡単な説明】

【図1】本発明の実施例1のIII族窒化物半導体基板の作製方法を示す工程説明図である。

【図2】本発明の実施例2のIII族窒化物半導体基板の作製方法を示す工程説明図である。

【図3】本発明の実施例3のIII族窒化物半導体基板の作製方法を示す工程説明図である。

【図4】本発明の実施例4のIII族窒化物半導体基板の作製方法を示す工程説明図である。

【図5】本発明の実施例5のIII族窒化物半導体基板の断面図である。

【図6】本発明の実施例6のIII族窒化物半導体基板の断面図である。

【図7】本発明の実施例7のIII族窒化物半導体基板の断面図である。

【図8】本発明の実施例8の半導体レーザの斜視図である。

【図9】図8に示す半導体レーザの光出射方向に垂直な面での断面図である。

【図10】従来のGa<sub>0.5</sub>N厚膜基板の作製方法を示す工程説明図である。

【図11】従来の半導体レーザの光出射方向に垂直な面での断面図である。

【符号の説明】

- 11：サファイア等の異種基板
- 12：Ga<sub>0.5</sub>N等のIII-V族化合物半導体
- 13：成長領域
- 14：SiO<sub>2</sub>等からなるマスク

15：III-V族化合物半導体

40：Ga<sub>0.5</sub>N基板

41：n型Ga<sub>0.5</sub>Nより成る第2のバッファ層

42：n型In<sub>0.1</sub>Ga<sub>0.9</sub>Nより成るクラック防止層

43：n型Al<sub>0.2</sub>Ga<sub>0.8</sub>N/Ga<sub>0.5</sub>N超格子より成るn側クラッド層

44：n型Ga<sub>0.5</sub>Nより成るn側光ガイド層

45：In<sub>0.05</sub>Ga<sub>0.95</sub>N/In<sub>0.2</sub>Ga<sub>0.8</sub>N多重量子井戸構造の活性層

46：p型Al<sub>0.2</sub>Ga<sub>0.8</sub>Nより成るp側キャップ層

47：p型Ga<sub>0.5</sub>Nより成るp側光ガイド層

48：p型Al<sub>0.2</sub>Ga<sub>0.8</sub>N/Ga<sub>0.5</sub>N超格子より成るp側クラッド層

49：p型Ga<sub>0.5</sub>Nから成るp側コンタクト層

51：Ni/Auより成るp側電極

53：Ti/Alより成るn側電極

100, 201, 301：表面が(111)面のGaAs基板

101, 202, 304, 405：組成変換によって形成されたGa<sub>0.5</sub>N

102：Ga<sub>0.5</sub>N厚膜

103：n型Ga<sub>0.5</sub>N基板

203, 302, 403：SiO<sub>2</sub>マスク

204, 303, 404：ストライプ状の開口部

205, 305, 406：Ga<sub>0.5</sub>N結晶

401：Si基板

402：GaAs層

500：Al<sub>0.2</sub>Ga<sub>0.8</sub>N基板

600：Ga<sub>0.5</sub>N基板

700：n型Ga<sub>0.5</sub>N基板

701, 704：Ga<sub>0.5</sub>N層

702：低温で積層したGa<sub>0.5</sub>N層

703：高温で積層したGa<sub>0.5</sub>N層

710：n型Ga<sub>0.5</sub>N厚膜

711：n型Al<sub>0.2</sub>Ga<sub>0.8</sub>Nクラッド層

712：n型Ga<sub>0.5</sub>N光ガイド層

713：In<sub>0.05</sub>Ga<sub>0.95</sub>N/In<sub>0.15</sub>Ga<sub>0.85</sub>N量子井戸活性層

714：p型Ga<sub>0.5</sub>N光ガイド層

715：p型Al<sub>0.2</sub>Ga<sub>0.8</sub>Nクラッド層

716：p型Ga<sub>0.5</sub>Nキャップ層

717：SiO<sub>2</sub>絶縁膜

718：p側のオーミック電極

719：n側のオーミック電極

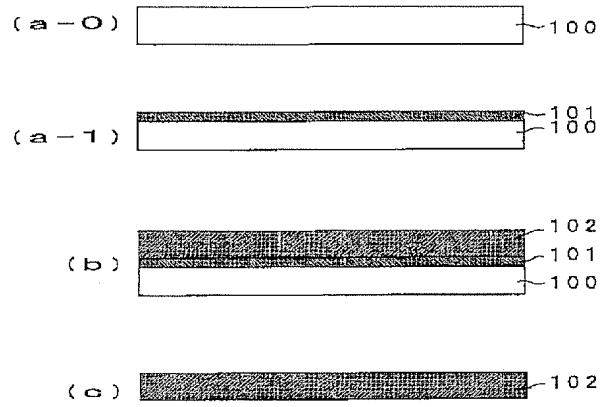
720：電流狭窄リッジ導波路構造

7001, 7002：光共振器面

7101, 7102：レーザ光

7000：半導体レーザ積層構造

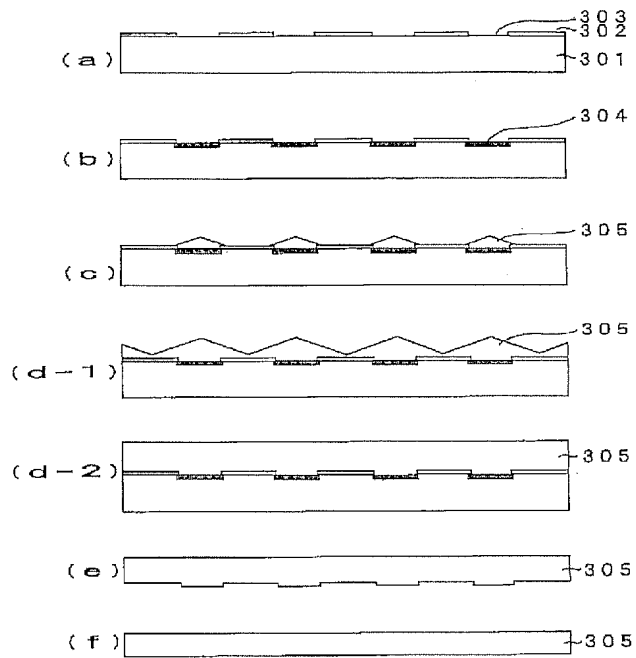
【図 1】



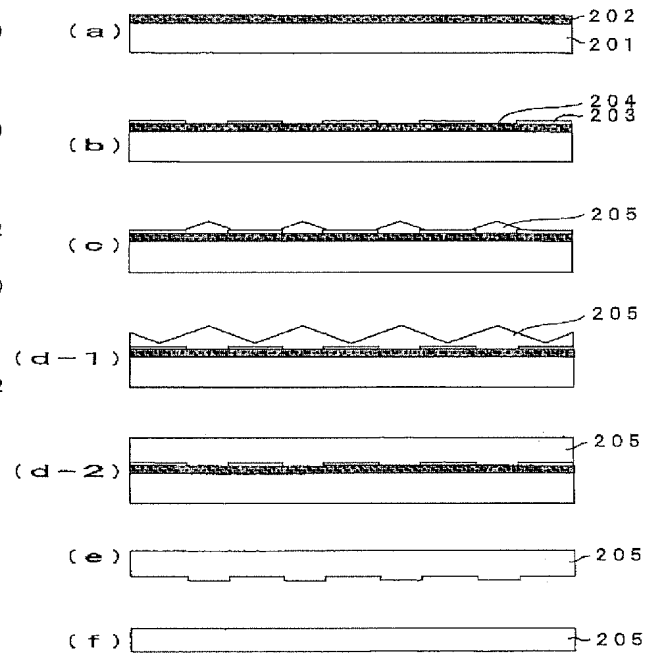
【図 5】



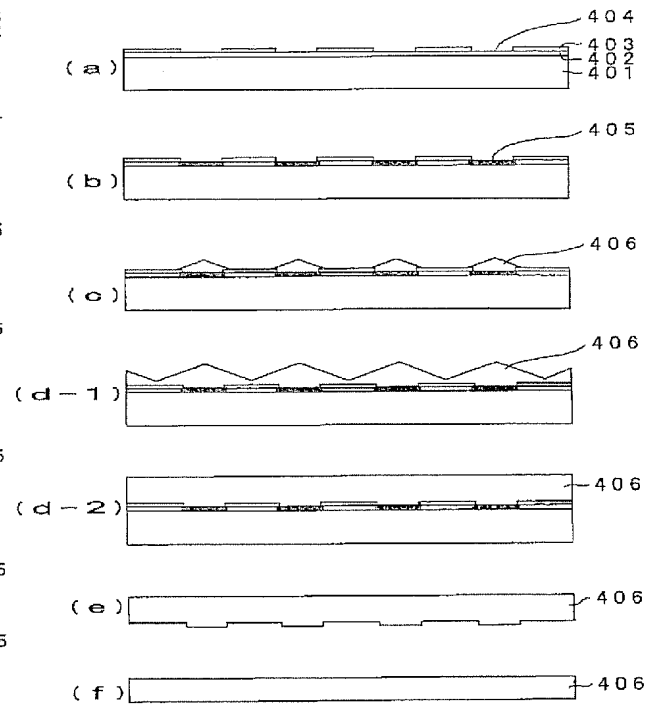
【図 3】



【図 2】



【図 4】

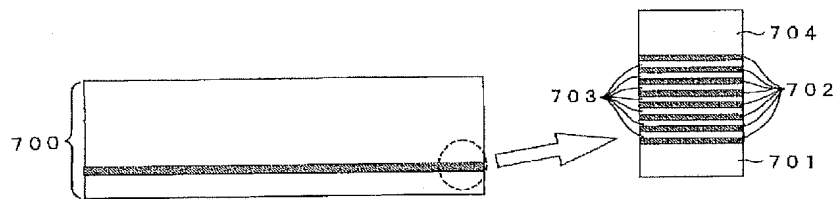




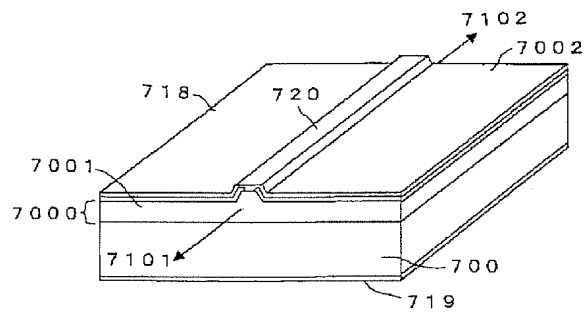
【図 6】



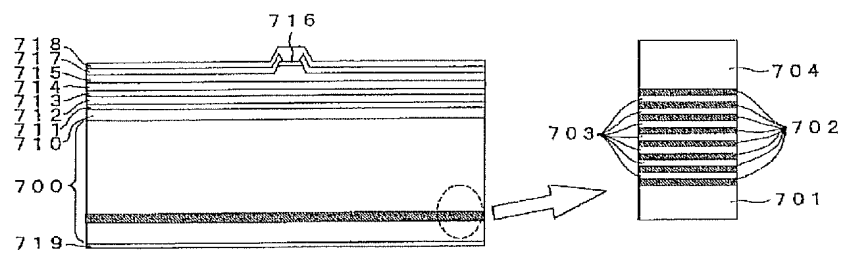
【図 7】



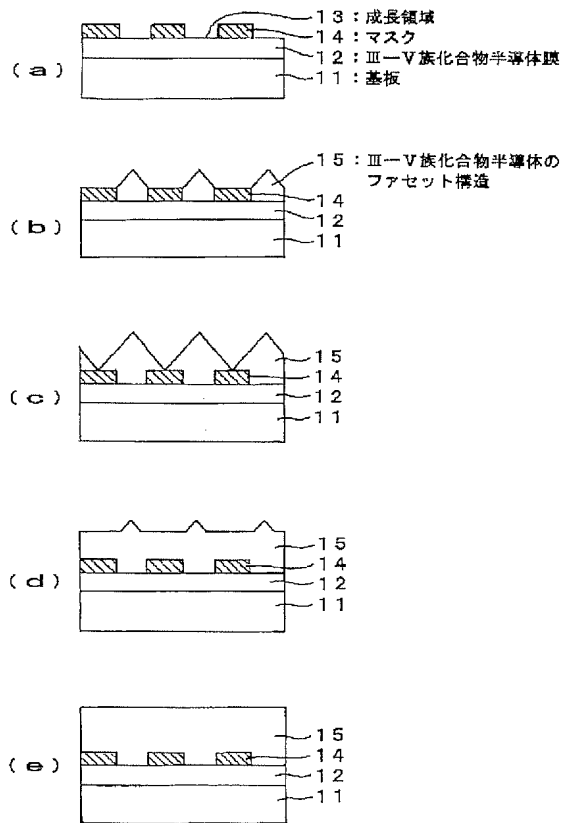
【図 8】



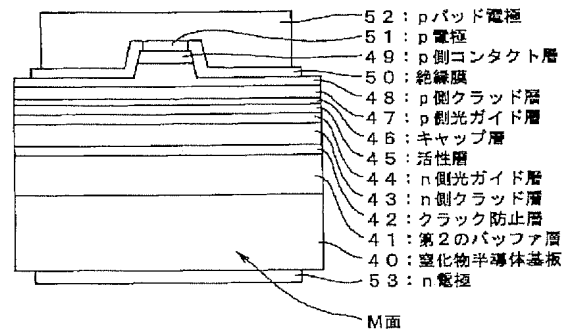
【図 9】



【図 10】



【図 11】



フロントページの続き

Fターム(参考) 5F041 AA31 AA33 AA40 CA05 CA33  
CA34 CA35 CA40 CA46 CA65  
CA82 CA92 CB02 FF16  
5F045 AA04 AB10 AB11 AB14 AB17  
AB32 AC01 AC08 AC12 AD14  
AF03 AF04 AF09 AF20 BB08  
BB12 BB13 CA09 CA12 DA52  
DA61 DB02 GH08 GH09 HA06  
HA14  
5F073 AA11 AA45 AA74 BA06 CA07  
CB02 CB22 DA05 DA32 DA35  
EA29

# PATENT ABSTRACTS OF JAPAN

(11)Publication number : 2001-257432

(43)Date of publication of application : 21.09.2001

(51)Int.Cl.

H01S 5/343

H01L 21/205

H01L 33/00

(21)Application number : 2000-067498

(71)Applicant : RICOH CO LTD

(22)Date of filing : 10.03.2000

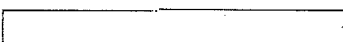
(72)Inventor : IWATA HIROKAZU


## (54) SEMICONDUCTOR SUBSTRATE, MANUFACTURING METHOD THEREFOR, AND SEMICONDUCTOR LIGHT EMITTING ELEMENT

### (57)Abstract:

PROBLEM TO BE SOLVED: To actualize a method for manufacturing a large-area group-III nitride semiconductor substrate of high quality which has no crack.

SOLUTION: The manufacturing method for the semiconductor substrate includes (a) a stage where group-III nitride 101 is formed by nitrifying a 1st substrate 100 having at least its top surface made of a group-III-V compound and nitrogen for group-V elements of the group III-V compound are substituted, (b) a stage for the crystal growth of at least one layer of a group-III nitride semiconductor 102 on the mentioned group-III nitride 101, and (c) a stage where the crystal-grown group-III nitride semiconductor 102 is separated from the 1st substrate 100 in the area of the mentioned group-III nitride; and the crystal growth of the group-III nitride semiconductor film is carried out on the group-III nitride, so the large-area group-III nitride semiconductor substrate having no crack can be manufactured.

(A)  100

(A-1)  100, 101, 102

(B)  100, 101, 102

(C)  100, 101, 102